

PM3/PM7

Process Cruise Control

Der Intel Atom unterstützt 4 Taktraten zwischen 1600 und 800 MHz. Die Taktrate des Prozessors soll abhängig von der Zahl der Speicherzugriffe und Instruktionen des gerade aktiven Prozesses eingestellt werden, so dass eine maximale Geschwindigkeitseinbuße eingehalten wird. Anwendungen, die sehr viele Speicherzugriffe durchführen, können ohne Performanceverlust mit niedriger Taktrate laufen, da der Prozessor die meiste Zeit mit Warten auf den wesentlich langsameren Hauptspeicher verbringt [1]. Bei Anwendungen, die wenig Speicherzugriffe und viele Instruktionen pro Zeiteinheit ausführen, resultiert eine Reduktion der Taktrate in einer Verschlechterung der Performance, im Extremfall besteht ein linearer Zusammenhang. Zum Umschalten der Taktrate siehe `arch/x86/kernel/cpu/cpufreq/acpi-cpufreq.c` und `drivers/cpufreq`.

Die Zahl der Speicherzugriffe und Instruktionen soll mit Hilfe der Performance-Counter gezählt werden. Um eine automatische Taktraten-Anpassung zu implementieren, sind Tabellen mit den optimalen Geschwindigkeiten für die verschiedenen Zähler-Wertebereiche aufzubauen. Dabei kann als Vereinfachung nur mit der maximalen (1600 MHz) und minimalen Taktrate (800 MHz) gearbeitet werden. Die Taktrate ist periodisch anzupassen.

Als Anwendungen können `factor`, `find ... | grep ...`, und `gzip` getestet werden.

[1] Andreas Weissel and Frank Bellosa. Process cruise control: Event-driven clock scaling for dynamic power management. In *Proceedings of the International Conference on Compilers, Architecture, and Synthesis for Embedded Systems (CASES'02)*, October 2002. <http://doi.acm.org/10.1145/581630.581668>